

AN11: RadEye™イメージセンサー用のアナログ読み出し回路について

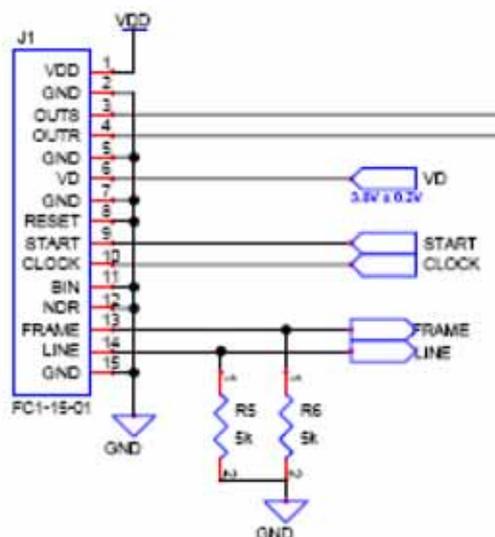
はじめに

Rad-Icon Imaging 社では、Radeye イメージセンサーモジュールを、すべての機能を備えカメラボードとイメージングソフトウェアをセットにした製品、そして読み出し回路やソフトウェアのない単品モジュールとしての製品という、2通りの方法で提供しています。後者の場合、お客様はご自身で読み出し回路を用意する必要があります。この技術資料では、読み出し回路のアナログ部分の設計内容について提案しています。これには、Radeye イメージセンサーのピン配列、差動出力の増幅、そして AD9221 アナログ/デジタルコンバーター (ADC) を併用する際のタイミングに関する基本的検討事項が含まれています。AD9221 に関する一連の情報については、Analog Devices 社のホームページ (<http://www.analog.com/>) 上のデータシートをご参照ください。

Radeye™のピン配列

Radeye イメージセンサーの接続には Samtec 製コネクタ (FC1-15-01) が用いられ、これを通して、作動に必要な電源電圧、クロック、接地、基準電圧を得ています (図 1)。入力信号の中で重要なものの 1 つは、図 1 で VD と示されている入力信号で、これが Radeye イメージセンサー内のデジタル読み取り回路用の基準電圧になっています。センサーの性能を最適化するには、信号を 3.8 ± 0.2 V に維持する必要があります。Radeye イメージセンサーはこの電源からの電流を多く要しないため、分圧器は簡単なもので十分です。START および CLOCK 入力、そして FRAME および LINE 出力はタイミング回路の一部で、それらのアドレスは RadEye1 および RadEye100 データシート上に記載されています。OUTS と OUTR は、センサーの差分アナログ出力を表しています。

図 1

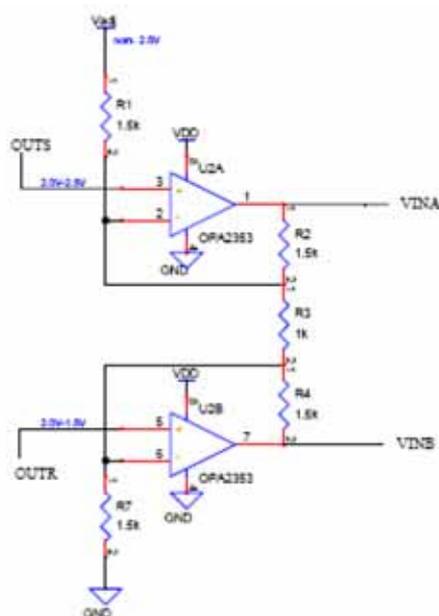


センサーのピン配列

差分出力の増幅

RadEye イメージセンサーのアナログ読み出し回路の中で最も重要かつ難しいものは、差分出力の増幅です。代表的な差分増幅回路を図 2 に示します。ここでは、適合する Op-Amp についても提案しています。

図 2



差分増幅

回路は以下のように説明できます。

以降簡略的に表現するため、OUTS、OUTR、 V_{adj} 、VINA、および VINB についてはそれぞれ VS、VR、VAD、VA、および VB と表記します。また、R1、R2、R4、および R7 については R、R3 については RG と表記します。

1. R2 が R3 と合流する点にキルヒホッフの法則を適用すれば次式が得られます。

$$\text{式 1} \quad \frac{(VS - VR)}{RG} = \frac{(VA - VS)}{R} + \frac{(VAD - VS)}{R}$$

2. これを VA について解くと次のようになります。

$$\text{式 2} \quad VA = \frac{(R + 2 \cdot RG)}{RG} \cdot VS - \frac{R}{RG} \cdot VR - VAD$$

3. R3 が R4 と合流する点にキルヒホッフの法則を適用すれば次式が得られます。

式 3

$$\frac{(VS - VR)}{RG} = \frac{VR}{R} + \frac{(VR - VB)}{R}$$

4. これを-VB について解くと次のようになります。

式 4

$$-VB = \frac{R}{RG} * VS - \frac{(R + 2 * RG)}{RG} * VR$$

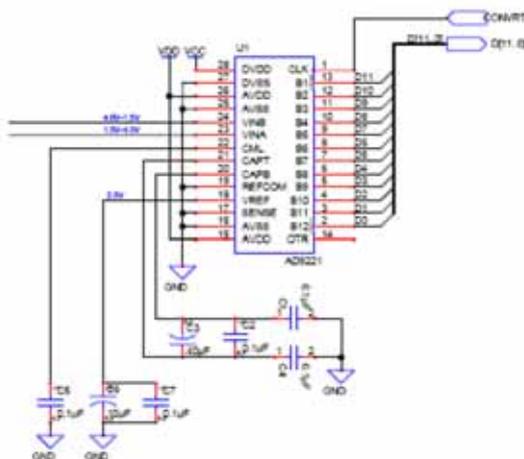
5. そして、式 2 および式 4 を組み合わせると次の式が得られます。

式 5

$$VA - VB = 2 * \frac{(R + RG)}{RG} * (VS - VR) - VAD$$

したがって、差分出力は $2 * (R + RG) / RG$ というゲイン、そして $-VAD$ というオフセットで表されます。Rad-Icon Imaging 社では、ほとんどの用途でゲインを 5、オフセットを 2.5 にするよう推奨しています。これにより、図示されている Op-Amp (図 2) や ADC (図 3) の回路内で VA と VB は安全に保たれ、ADC 到達時に最小および最大差分電圧がそれぞれ -2.5 V および 2.5 V に設定されることとなります ($-2.5 \sim 2.5 \text{ V}$ は、図 3 で示されている AD9221 の FSR です)。

図 3



AD9221 の回路

VAD については、次の 2 つのことを念頭に入れることが大切です。1 つは、VAD はゲインによって増縮されないということ。したがって、増幅ゲインから独立して自由に調整することができます。これにより、ゼロ信号レベルの調整が楽になります。ADC がゼロレベル未満でピクセル値が発生しないようにするため、ゼロ信号レベルの提案範囲は、50 ~ 100 LSB としています。2 つめは、VAD が増幅回路へ電流を供給しなければならないということ。そのため、VAD を生成させるために、op-amp や電圧調整器などの低インピーダンス源を使用する必要があります。

また、差分増幅回路に関する他の重要検討事項として、上述の伝達特性を保つには R1、R2、R4 および R7 を同じ値に維持しなければならないということがあります。

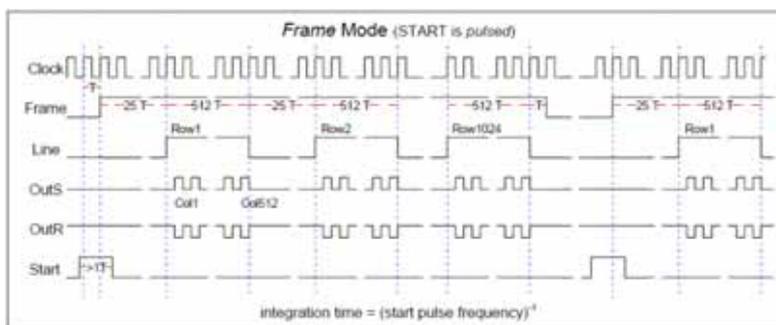
グラフ

図 6(6 ページ)にある 3 つのグラフは、式 5 の各特性を表したものです。左上のグラフは、カメラの感度 (単位は $\mu\text{V}/\text{LSB}$)、およびカメラが飽和する前の VS および VR にて許容される最大の電圧変動を示しています。このグラフでは、感度とダイナミックレンジとの間に相反関係があることが示されています。ゲインがかなり高く設定された場合、カメラは VS および VR のわずかな変化に反応しますが、VS および VR の 2 つの電圧がゼロレベルからわずかにばらつくだけでも、カメラは飽和するようになります。右上のグラフは、設定された各ゲインにおける VA および VB の VS に対する関係をグラフにしたものですが、基本的にこれも先に述べたグラフと同じことを示しています。ゲインが増加すると、VA と VB の傾きが大きくなります。これは、感度が高くなることを表したものです。また、このグラフは、傾きが大きくなると回路で 0 V または 5 V になるのが早まり、その結果飽和が早くなることも示しています。最後のグラフ(下側)は、カメラのゲインとゲイン抵抗値との関係を示したもので、R の値が 1.5 k に固定されると仮定したものです。ゲインはゲイン抵抗値に対して線形的でないことにご注意ください。

タイミング

図 4 は、RadEye イメージセンサーのタイミングチャートを示しています。タイミングに関する詳細説明は、RadEye1 および RadEye100 のデータシートに記載しています。アナログボードの設計については、ADC のサンプリングを正しく行うことに注意する必要があります。図からわかるように、OUTS および OUTR の信号は、マスタークロックサイクルの立ち下り途中で生成されています。RadEye イメージセンサーの回路自体によって与えられるわずかなゆがみにより、サンプリング(ADC がハイのときに CONVERT 信号を起動させる)を行うタイミングは、マスタークロックの立ち上がりエッジ時が良いとされています。マスタークロックの立ち上がりエッジ時にサンプリングを行うことで、出力電圧が安定するための最大限の時間を確保できます。

フレームモード (START はパルス波)



$$\text{積分時間} = (\text{開始パルス周波数})^{-1}$$

図 4 タイミングチャート

まとめ

AD9221 ADC が RadEye イメージセンサーからのイメージ情報をデジタル化できるような回路を作成するには、簡単な差分増幅回路と RadEye イメージセンサーのタイミングに関する基本的な理解が必要です。AD9221 は非常に複雑な IC であるため、その用途の詳細については、AD9221 のデータシートをご参照ください。この回路は、Radye の標準的な読み出しモード(つまり、BIN、SCAN、NDR のすべてがローになっている状態)において、フレームを読み出すことを目的としたものです。回路は、1 つ以上のセンサーで構成される RadEye イメージセンサーモジュール用に二重になっています。全体図は、次のページ(図 5)に掲載しています。

図 5 全体図

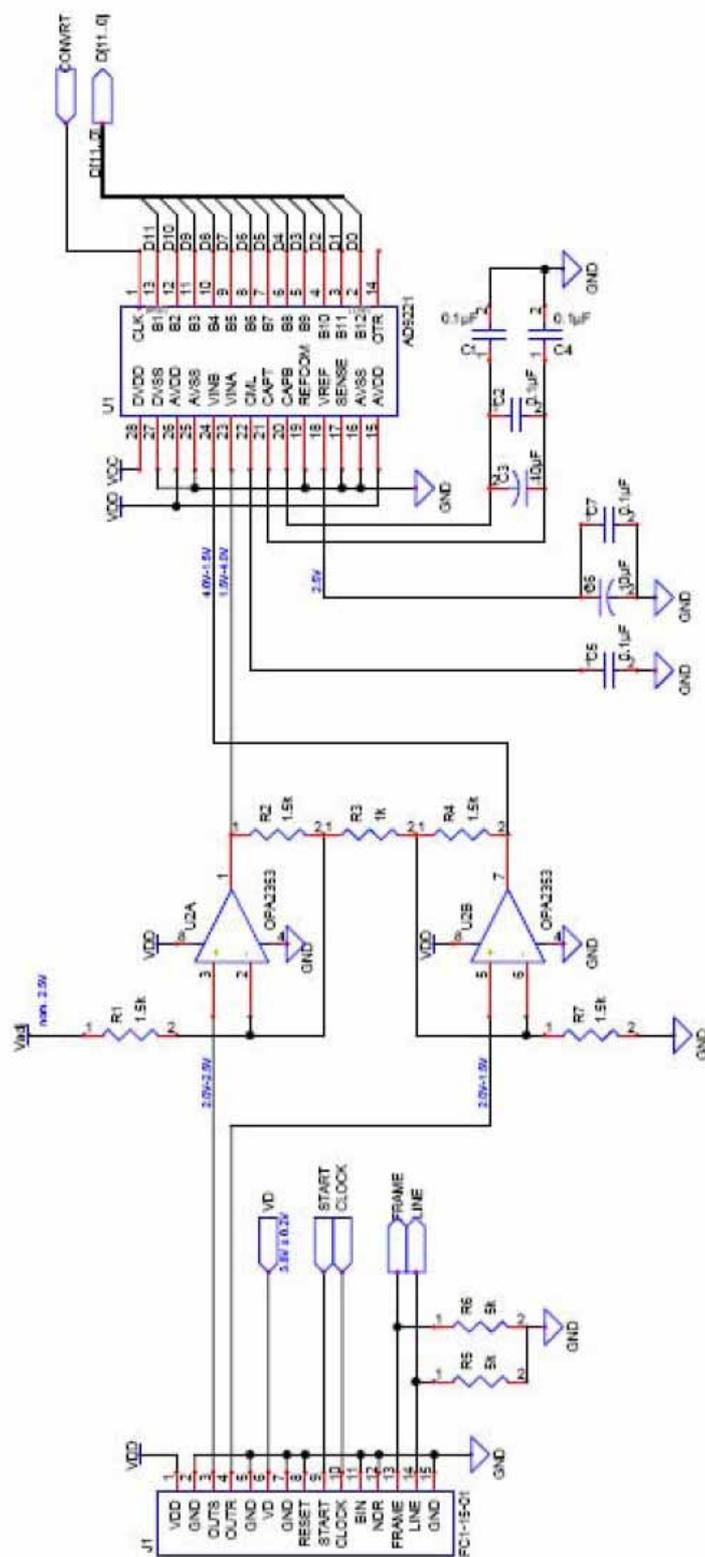


図 6 グラフ

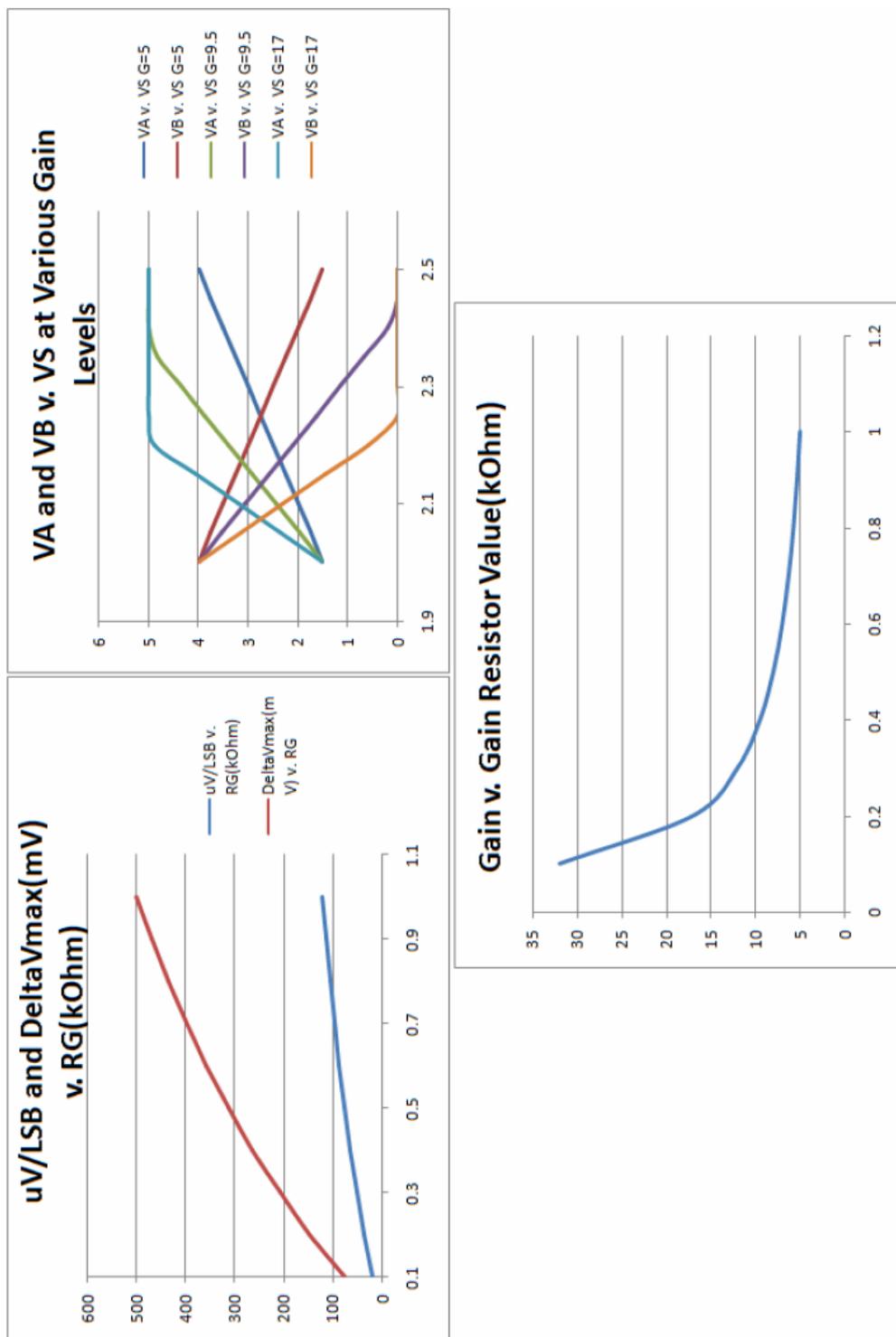


Figure 6 Plots